

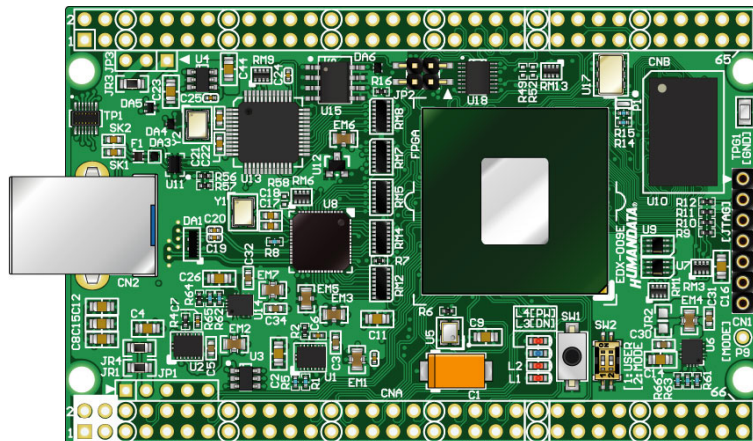
USB3.0 対応 Kintex-7 USB-FPGA ボード



EDX-009 シリーズ (Rev4)

ユーザーズマニュアル

Ver. 4.1



ヒューマンデータ

目 次

● はじめに.....	1
● ご注意.....	1
● 改訂記録.....	2
1. 製品の内容について	2
2. 開発環境	2
3. 仕様	3
4. 製品説明	4
4.1. 各部の名称	4
4.2. ブロック図	5
4.3. 発振器	5
4.4. 汎用スイッチ	5
4.5. I/O	6
4.6. 設定スイッチ	6
4.7. 電源	7
4.8. USBコントローラ : FT600.....	8
4.9. USBコントローラ : FT232H.....	8
5. FPGA コンフィギュレーション.....	9
5.1. 専用ツールを使用する.....	9
5.2. JTAGダウンロードケーブルを使用する.....	9
5.3. コンフィギュレーションROMを使用する.....	10
6. デバイスドライバ	10
7. FT232H EEPROM の初期値 (参考).....	11
8. サポートページ	12
9. お問い合わせについて	12

● はじめに

この度は Kintex-7 搭載 USB-FPGA ボード EDX-009 をお買い上げ頂き、ありがとうございます。

EDX-009 は、USB3.0 インタフェースをもつ USB-FPGA ボードです。USB3.0 には FTDI 社の FT600 を搭載しています。また、FPGA コンフィギュレーションのために FT232H を搭載しています。FPGA として、AMD 社の高性能 FPGA である Kintex-7 を搭載しています。

フリーソフト“BBC[EDX-009]”により、USB ケーブルのみで FPGA のコンフィギュレーションと、コンフィギュレーション ROM の書込が行えます。

AMD 社の開発環境なしでコンフィギュレーションが行えますので、検査治具・教育用途などに便利にご利用いただけます。どうぞご活用ください。

● ご注意

 禁止	1	本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途での使用はご遠慮ください。
	2	水中、高湿度の場所での使用はご遠慮ください。
	3	腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4	基板表面に他の金属が接触した状態で電源を入れないでください。
	5	定格を越える電圧を加えないでください。
 注意	6	本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください。
	7	本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8	本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承ください。
	9	本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10	本書および、回路図、サンプル回路などを無断で複製、引用、配布することはお断りいたします。
	11	発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12	ノイズの多い環境での動作は保障しかねますのでご了承ください。
	13	静電気にご注意ください。

● 改訂記録

日付	バージョン	改訂内容
2024/02/20	4.0	製品リビジョンの更新
2025/04/03	4.1	「4.5 I/O」のDDR3 電圧の誤植修正

1. 製品の内容について

製品パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

USB-FPGA ボード EDX-009	1
付属品	1
ユーザ登録のご案内（はがきサイズ）	1

マニュアルなどは付属していません。製品の資料ページからダウンロードしてください。

2. 開発環境

FPGA の内部回路設計には、回路図エディタやHDL 入力ツール、論理合成ツール等が必要です。開発ツールの選択はユーザー様で行っていただくようお願いいたします。当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

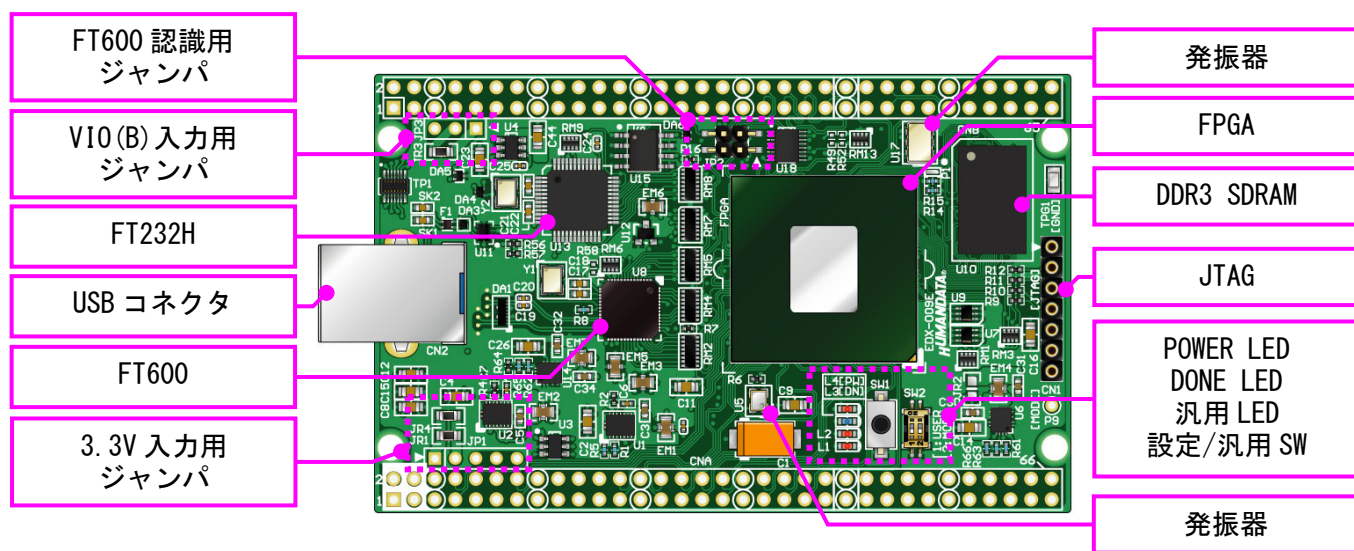
3. 仕様

製品型番	EDX-009-70T	EDX-009-160T
搭載 FPGA	XC7K70T-1FBG484C	XC7K160T-1FBG484C
USB3.0 コントローラ	FT600 (FTDI)	
USB2.0 コントローラ	FT232H (FTDI)	
コンフィグ ROM	MT25QL128ABA1ESE-0SIT (Micron, 128Mbit)	
DDR3 SDRAM	MT41K64M16TW-107:J (Micron, 1Gbit)	
電源入力	DC 5.0V または DC 3.3V (内部電源はオンボードレギュレータにより生成)	
ユーザ I/O	100 本 (CNA:50, CNB:50)	
I/O 電源入力	CNB の I/O 用に外部入力可能	
オンボードクロック	50MHz, 200MHz (外部供給可能)	
汎用 LED	2 個	
汎用スイッチ	2 個 (押しボタン SW, DIP SW)	
ステータス LED	2 個 (POWER, DONE)	
リセット回路	搭載 (240ms typ.)	
I/O コネクタ	66 ピンスルーホール 0.9 (typ.) [mmφ]x2 組 (2.54mm ピッチ)	
JTAG コネクタ	SIL7 ピン 丸ピンソケット 2.54mm ピッチ	
プリント基板	ガラスエポキシ 8 層基板 1.6t	
基板寸法	54 x 86 [mm] (USB コネクタ含まず)	
質量	約 35 [g]	
付属品	SIL7 ロングピンヘッダ 1 個	
	DIL80 ピンヘッダ 2 個 (任意にカット可能)	
	USB3.0 ケーブル (1.0m) 1 本	

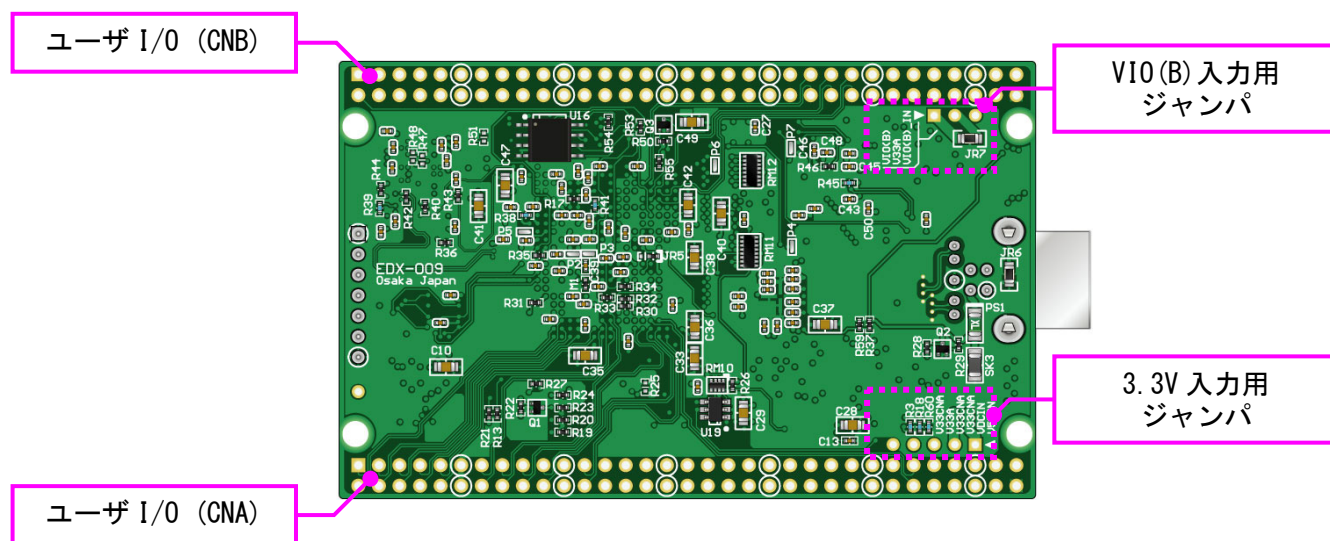
* これらの部品や仕様は変更となる場合がございます

4. 製品説明

4.1. 各部の名称

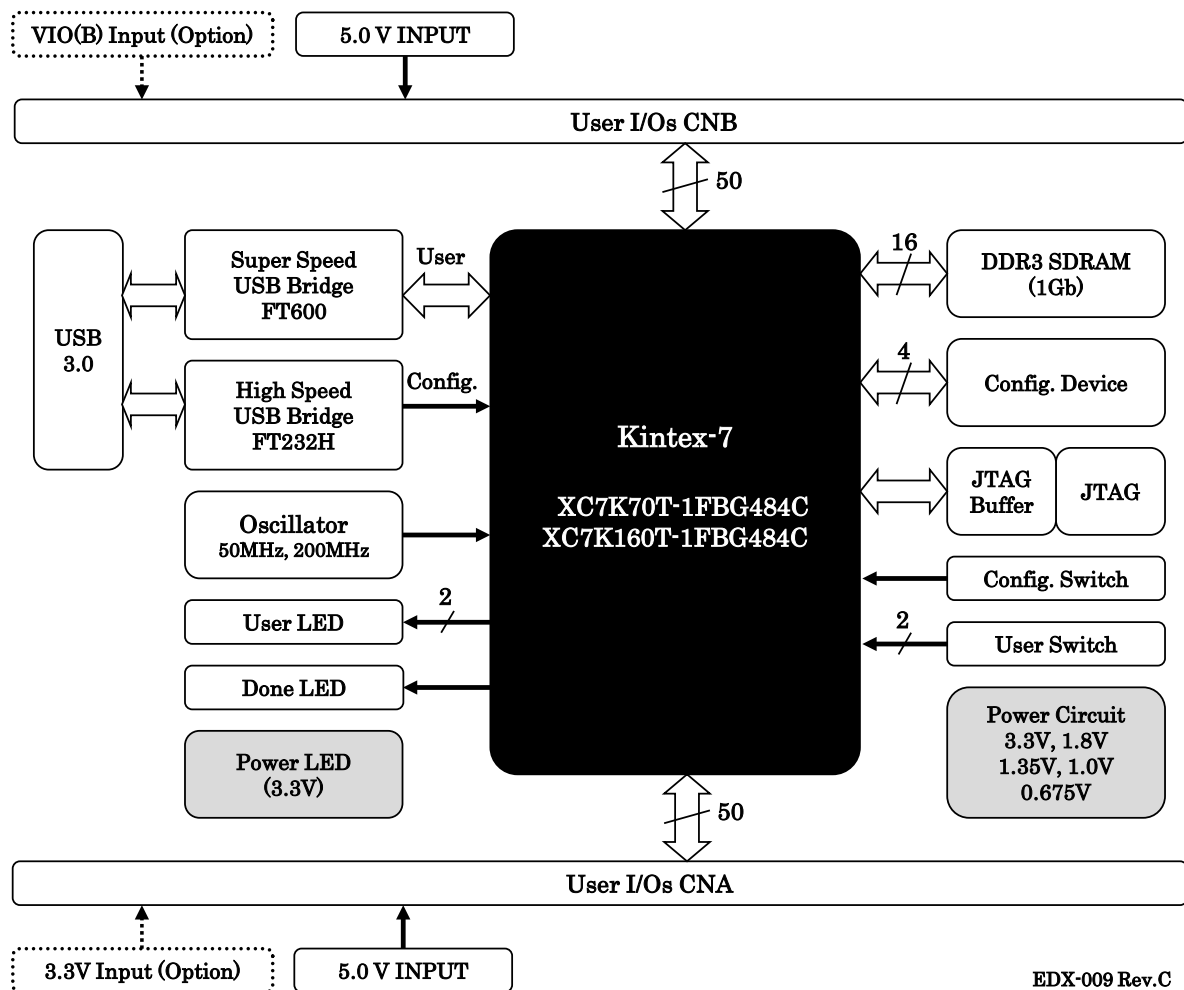


部品面



はんだ面

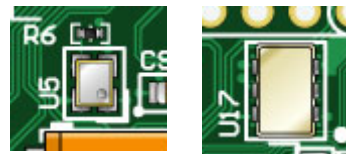
4.2. ブロック図



EDX-009 Rev.C

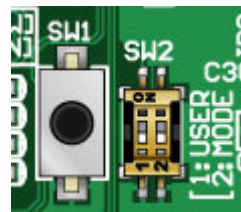
4.3. 発振器

オンボードクロックとして 50MHz (U5) と 200MHz (U17) を搭載しています。また、一部汎用 I/O をクロック入力ピンとして使用可能です。詳しくは回路図をご確認ください。



4.4. 汎用スイッチ

プッシュスイッチ (SW1) と DIP スイッチ (SW2[1]) を搭載しています。プルアップされていますので押し込みまたは ON 状態で FPGA に Low が入力されます。



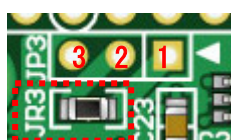
4.5. I/O

FPGA の I/O バンクは 2 グループに分けられています。CNA の I/O (IOA*) は Bank Group A に属しています。I/O 用電源は VCC0A (オンボード 3.3V) に固定されています。

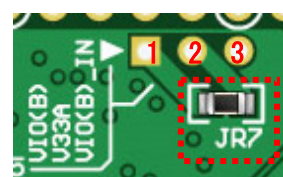
CNB の I/O (IOB*) は Bank Group B に属しています。I/O 用電源“VIO (B)”は出荷時 VCC0A に接続されていますが、外部入力を使用することも可能です。

FPGA BANK	Vccio 接続	Bank Group
13	VCC0B	B
14	VCC0A	A
15	VCC0A	A
16	VCC0A	A
33	1.35V	DDR3
34	1.35V	DDR3

VIO (B) に CNB 1, 2 番ピンからの外部入力を使用する場合は、JR3 と JR7 を取り外し、JP3 の [2-3] をショートしてください。



部品面



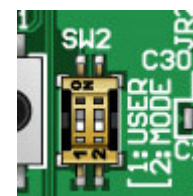
はんだ面

4.6. 設定スイッチ

FPGA のコンフィギュレーションモードを変更できます。1 番ピンは汎用用途です。

コンフィギュレーションモード	1	2
	USER (ASW)	MODE
Slave Serial	X	OFF
Master SPI	X	ON

※ON=Low, X=Don't Care



- Slave Serial : JTAG または専用コンフィギュレーションツールを使用する
- Master SPI : コンフィギュレーション ROM を使用して起動する

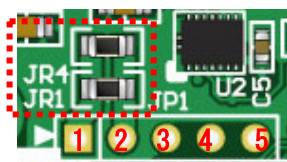
4.7. 電源

DC 5.0V または DC 3.3V 単一電源で動作します。USB バスパワーは使用できません。

外部から供給する電源は充分安定して、充分な余裕のあるものをご用意ください。

また電源の立ち上がりは単調増加である必要があります。良質の電源を使用するようにしてください。

- DC 5.0V 電源で使用する場合
CNA・CNB コネクタの 3, 4 番ピンより供給します。（※出荷時設定）
オンボード 3.3V の容量が不足する場合は VIO(B) を別途供給するか、ボードを 3.3V 電源動作としてください。
- DC 3.3V 電源で使用する場合
CNA・CNB コネクタの 1, 2 番ピンより供給します。
JR1, JR4 を取り外し、JP1 の 2-3, 4-5 ピンをショートしてください。



【部品面】



【はんだ面】

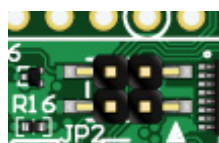
4. 8. USB コントローラ ： FT600

ユーザ通信用に FT600 を搭載しています。FPGA とは 16bit バスで接続されており、1600Mbps (理論値) で通信可能です。

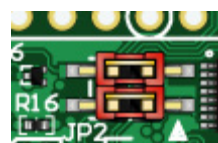
FPGA がコンフィギュレーションされていない状態では、FT232H が優先的に PC に認識されます。コンフィギュレーション後はユーザの任意です。制御信号については下表を参照してください。

ネットラベル	FPGA ピン	機能説明
XFT600RESET	F8	FT600 リセット ・ FPGA High/Hi-Z = FT600 リセット状態 ・ FPGA Low = FT600 アクティブ状態
XUSB2SEL	D10	USB2.0 信号切り替え ・ FPGA High/Hi-Z = FT232H に接続 ・ FPGA Low = FT600 に接続

FPGA をコンフィギュレーションせずに FT600 を PC に認識させるには JP2 をショートします。通常はオープン状態でご使用ください。



オープン（出荷時設定）



ショート

4. 9. USB コントローラ ： FT232H

FPGA コンフィギュレーション用に FT232H を搭載しています。ユーザ通信用途としても使用可能です。ACBUS6~9 はシステム用途に割り当てられており使用できません。

FPGA がコンフィギュレーションされていない状態では、FT232H が優先的に PC に認識されます。コンフィギュレーション後はユーザの任意です。制御信号については下表を参照してください。

ネットラベル	FPGA ピン	機能説明
XFT232RESET	D11	FT232H リセット ・ FPGA High/Hi-Z = FT232H アクティブ状態 ・ FPGA Low = FT232H リセット状態
XUSB2SEL	D10	USB2.0 信号切り替え ・ FPGA High/Hi-Z = FT232H に接続 ・ FPGA Low = FT600 に接続

5. FPGA コンフィギュレーション

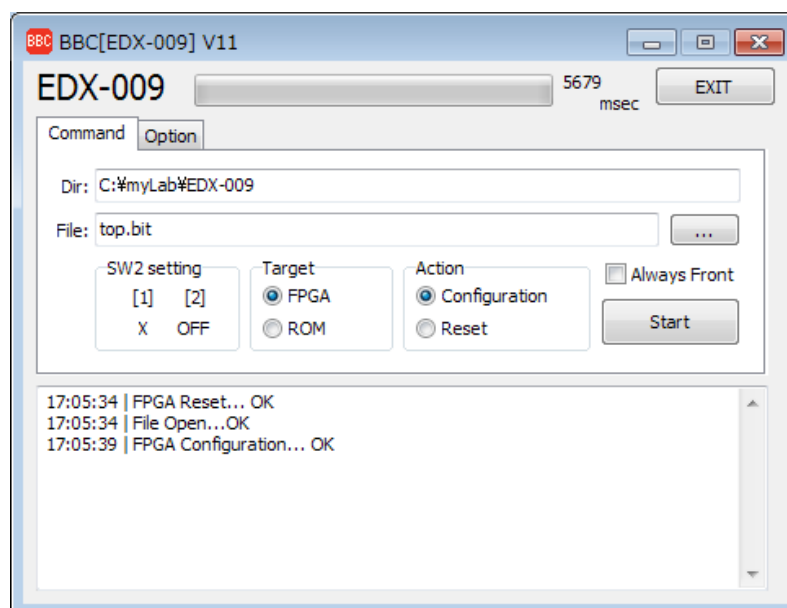
5.1. 専用ツールを使用する

BBC[EDX-009]をお使いいただくと、USB ケーブルのみで下記の操作を行うことができます。

- FPGA コンフィギュレーション
- コンフィギュレーション ROM への書込み, 消去

資料ページからダウンロードしてご活用ください。

使用時にはコンフィギュレーションモードを Slave Serial に設定してください。



*画面は開発中のものです

5.2. JTAG ダウンロードケーブルを使用する

AMD 社のツール(ChipScope など)を使用する場合には JATG コネクタを使用します。別途専用ダウンロードケーブルが必要となります。

ダウンロードケーブルとの接続には、付属のロングピンヘッダをご利用ください。JTAG コネクタのピン配置は下表のとおりです。

CN1

ピン番号	信号	方向
1	GND	I/O
2	TCK	IN
3	TDO	OUT
4	TMS	IN
5	VCC	OUT
6	TDI	IN
7	GND	I/O



5.3. コンフィギュレーション ROM を使用する

コンフィギュレーションモードを Master SPI とすることで、電源投入時 FPGA はコンフィギュレーション ROM に書込まれた回路データでコンフィギュレーションされます。

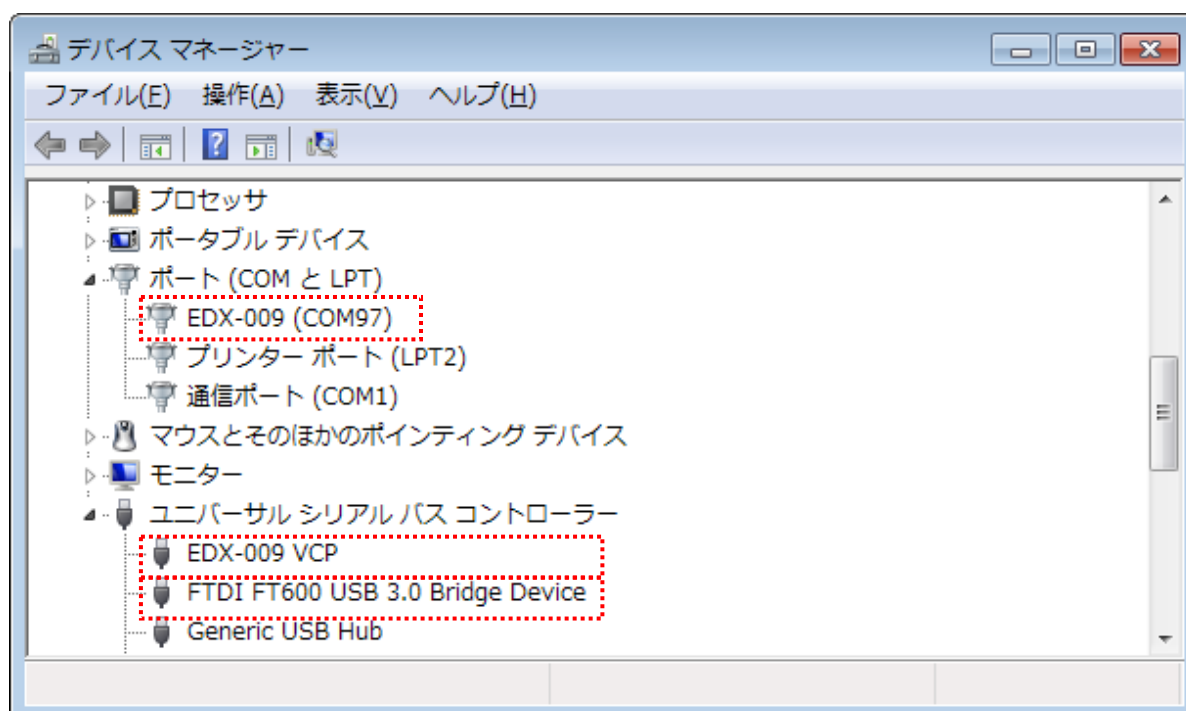
ROM には十分に検査した回路データを書き込むようにしてください。誤った回路データをコンフィギュレーションした場合、FPGA などに重大な不具合が生じることがあります。

6. デバイスドライバ

USB コントローラを PC に認識させるため、デバイスドライバをインストールする必要があります。お使いの OS の指示に従いインストールを行ってください。

デバイスドライバファイル、デバイスドライバインストールガイドは資料ページにて公開しておりますのでご参照ください。

- FT600 : ユニバーサルシリアルバスコントローラに“FTDI FT600 USB 3.0 Bridge Device”と表示されます。
- FT232H : ユニバーサルシリアルバスコントローラに“EDX-009 VCP”と表示されます。
ポート (COM と LPT) に“EDX-009 (COM *)” と表示されます。
(COM 番号は環境により異なります)



(デバイスドライバでの認識例, Windows7)

FT600 のデバイスドライバ“D3XX”は FTDI 社のダウンロードページから入手してください。

<https://www.ftdichip.com/Drivers/D3XX.htm>

7. FT232H EEPROM の初期値（参考）

出荷時には以下のように設定されております。掲載の無い項目は初期設定のままです。

項目	設定
Vendor ID	0F87
Product ID	1041
Self Powered	Check
Max Bus Power	100
Manufacturer	HuMANDATA
Product Description	EDX-009 HuMANDATA
Serial Number Enabled	Disable
Port A - Hardware	245 FIFO
Port A - Driver	Virtual COM Port
IO Controls C8	I/O Mode
IO Controls C9	I/O Mode

8. サポートページ

改訂資料やその他参考資料は、必要に応じて各製品の資料ページに公開いたします。

<https://www.hdl.co.jp/ftpdata/EDX-009/index.html>

https://www.hdl.co.jp/support_c.html

- 回路図
- ネットリスト
- ピン割付表
- 外形図
- デバイスドライバ
- デバイスドライバ インストールガイド ...等

また下記サポートページも合わせてご活用ください。

<https://www3.hdl.co.jp/spc/>

9. お問い合わせについて

お問い合わせ時は、製品型番とシリアル番号を添えて下さるようお願いいたします。

e-mail の場合は、SPC2@hdl.co.jp へご連絡ください。

または、当社ホームページに設置のお問い合わせフォームからお問い合わせください。

技術的な内容にお電話でご対応するのは困難な場合がございます。可能な限りメールなどをご利用くださるようご協力をお願いいたします。

おことわり

当社では、開発ツールの使用方法やFPGAなどのデバイスそのものについて、サポート外とさせていただきます。あらかじめご了承下さいませ。

USB3.0 対応 Kintex-7 USB-FPGA ボード

EDX-009 シリーズ (Rev4)
ユーザーズマニュアル

2024/02/20 Ver. 4.0

2025/04/03 Ver. 4.1

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積1-2-10
茨木ビル
TEL : 072-620-2002
FAX : 072-620-2003
URL : <https://www.hdl.co.jp> (Japan)
<https://www2.hdl.co.jp/en/> (Global)
